

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2008 年 4 月 24 日 (24.04.2008)

PCT

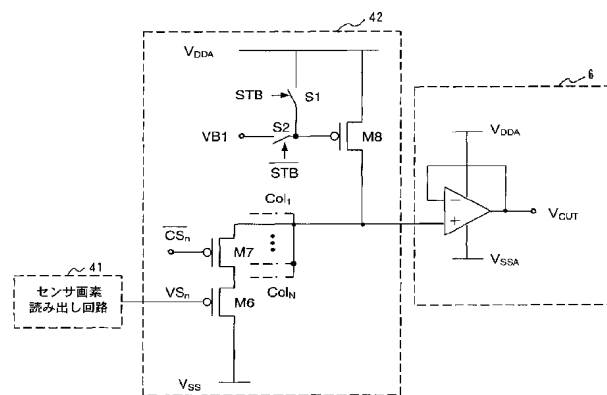
(10) 国際公開番号
WO 2008/047677 A1

- (51) 国際特許分類:
G02F 1/13 (2006.01) *G09G 3/20* (2006.01)
G02F 1/133 (2006.01) *G09G 3/36* (2006.01)
G02F 1/1368 (2006.01) *H04N 1/028* (2006.01)
G06F 3/041 (2006.01) *H04N 5/335* (2006.01)
G09F 9/00 (2006.01)
- (21) 国際出願番号: PCT/JP2007/069857
- (22) 国際出願日: 2007 年 10 月 11 日 (11.10.2007)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
 特願 2006-285249
 2006 年 10 月 19 日 (19.10.2006) JP
- (71) 出願人 (米国を除く全ての指定国について): シャープ株式会社 (SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 加藤浩巳 (KATOHI, Hiromi). ブラウン クリstoffァー (BROWN, Christopher).
- (74) 代理人: 特許業務法人池内・佐藤アンドパートナーズ (IKEUCHI SATO & PARTNER PATENT ATTORNEYS); 〒5306026 大阪府大阪市北区天満橋 1 丁目 8 番 3 0 号 O A P タワー 2 6 階 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK,

[続葉有]

(54) Title: DISPLAY APPARATUS

(54) 発明の名称: 表示装置



41 SENSOR PIXEL READING CIRCUIT

(57) **Abstract:** A display apparatus having optical sensors in pixels and having a function of grabbing images. In particular, a display apparatus capable of grabbing images, while suppressing the power consumption. There are included optical sensors and sensor wires that are disposed in a pixel area of an active matrix board; a sensor row driver that selects the optical sensors on a one row-by-one row basis; a sensor pixel reading circuit that reads signal charges from the optical sensors of the selected rows; sensor column amplifiers the number of which is corresponding to the number of columns of the optical sensors and which generates sensor output voltages; a sensor column scanning circuit that selects the signal charges, which are read by the sensor pixel reading circuit, on a one column-by-one column basis and outputs the selected signal charges to the sensor column amplifiers; and buffer amplifiers (6) each of which is disposed in a stage following the respective sensor column amplifier (42). The sensor column amplifiers (42) or the buffer amplifiers (6) each include a standby switching circuit that suppresses, in accordance with a standby signal, the supply of outputs to a stage following that amplifier.

(57) 要約: 光センサを画素内に有する画像取り込み機能付きの表示装置であって、特に、消費電力を抑制しつつ画像取り込みが可能な表示装置である。アクティブマトリクス基板の画素領域に設けられた光センサおよびセンサ配線と、前記光センサを 1 行ずつ選択するセンサロウドライバ

[続葉有]



DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD,

添付公開書類:
— 国際調査報告書

と、選択された行の光センサから信号電荷を読み出すセンサ画素読み出し回路と、前記光センサの各列に対応する数のアンプを備え、センサ出力電圧を生成するセンサカラムアンプと、前記センサ画素読み出し回路で読み出された信号電荷を1列ずつ選択して前記センサカラムアンプへ出力させるセンサカラム走査回路と、前記センサカラムアンプ(42)の後段に設けられたバッファアンプ(6)とを備え、前記センサカラムアンプ(42)または前記バッファアンプ(6)に、スタンバイ信号に従って当該アンプの後段への出力を抑制するスタンバイ切替回路を備える。

明 細 書

表示装置

技術分野

- [0001] 本発明は、光センサを画素内に有する画像取り込み機能付きの表示装置に関し、特に、消費電力を抑制しつつ画像取り込みが可能な表示装置に関する。

背景技術

- [0002] 従来、例えばフォトダイオード等の光センサを画素内に備えたことにより、ディスプレイに近接した物体の画像を取り込むことが可能な、画像取り込み機能付の表示装置が提案されている。このような画像取り込み機能付き表示装置は、双方向通信用表示装置や、タッチパネル機能付き表示装置としての利用が想定されている。
- [0003] 従来の画像取り込み機能付き表示装置では、アクティブマトリクス基板において、信号線および走査線、TFT(Thin Film Transistor)、画素電極等の周知の構成要素を半導体プロセスによって形成する際に、同時に、フォトダイオードを画素内に作り込む(例えば、特開2006-3857号公報、および、“A Touch Panel Function Integrated LCD Including LTPS A/D Converter”, T. Nakamura等, SID 05 DIGEST, pp1054-1055, 2005を参照)。
- [0004] 上記した従来の画像取り込み機能付き表示装置では、画素内に設けられた光センサから信号電荷を読み出すために、表示用画素を駆動するための信号線および走査線とは別に、光センサの配置に応じてマトリクス状に形成された光センサ用の配線と、この配線に駆動信号を供給するための光センサ用駆動回路とを備えている。また、光センサから読み出した信号を、信号処理回路へ順次出力するためのバッファ回路が必要とされる。
- [0005] 上記した従来の画像取り込み機能付き表示装置では、全ての光センサから出力された信号電荷を光センサ用駆動回路とバッファ回路とで処理するため、光センサ用駆動回路とバッファ回路における消費電力が大きいという問題があった。
- 発明の開示
- [0006] そこで、本発明は、上記の課題を鑑み、光センサを画素内に有する画像取り込み

機能付きの表示装置であって、特に、消費電力を抑制しつつ画像取り込みが可能な表示装置を提供することを目的とする。

- [0007] 本発明は、上記の課題を解決するために、アクティブマトリクス基板を備えた表示装置であって、前記アクティブマトリクス基板の画素領域に設けられた光センサと、前記光センサの配置に応じてマトリクス状に設けられたセンサ配線と、前記センサ配線に接続され、前記光センサを1行ずつ選択するセンサロウドライバと、前記センサロウドライバにより選択された行の光センサから信号電荷を読み出すセンサ画素読み出し回路と、前記光センサの各列に対応する数のアンプを備え、前記信号電荷に応じたセンサ出力電圧を生成するセンサカラムアンプと、前記センサ画素読み出し回路で読み出された信号電荷を、1列ずつ選択して前記センサカラムアンプへ出力させるセンサカラム走査回路と、前記センサカラムアンプの後段に設けられたバッファアンプとを備え、前記センサカラムアンプまたは前記バッファアンプに、スタンバイ信号に従って当該アンプの後段への出力を抑制するスタンバイ切替回路を備えたことを特徴とする。
- [0008] 上記の構成によれば、スタンバイモードの場合は、スタンバイ信号に従って、前記センサカラムアンプまたは前記バッファアンプにおいて当該アンプの後段への出力を抑制することにより、これらのアンプにおける消費電力を抑制することができる。
- [0009] 上記の表示装置は、例えば、前記センサカラムアンプがバイアストランジスタを含み、前記スタンバイ切替回路が、前記バイアストランジスタのゲートへの供給電圧を切り替える構成であっても良いし、前記バッファアンプがバイアストランジスタを含み、前記スタンバイ切替回路が、前記バイアストランジスタのゲートへの供給電圧を切り替える構成であっても良い。
- [0010] 前記センサカラム走査回路は、前記光センサの列をインタレース走査するものであっても良いし、前記光センサの列を多相駆動する構成であっても良い。
- [0011] また、本発明にかかる表示装置は、前記アクティブマトリクス基板に対向する対向基板と、前記アクティブマトリクス基板と対向基板との間に挟持された液晶とをさらに備えた構成とすることができる。
- [0012] 以上のとおり、本発明によれば、光センサを画素内に有する画像取り込み機能付き

の表示装置であって、特に、消費電力を抑制しつつ画像取り込みが可能な表示装置を提供できる。

図面の簡単な説明

[0013] [図1]図1は、本発明の一実施形態にかかる表示装置の概略構成を示すブロック図である。

[図2]図2は、本発明の一実施形態にかかる表示装置における一画素の構成を示す等価回路図である。

[図3]図3は、本発明の一実施形態にかかる表示装置が備えるセンサロウドライバの内部構成を示す回路図である。

[図4]図4は、本発明の一実施形態にかかる表示装置が備える光センサの構成を示す回路図である。

[図5]図5は、発明の一実施形態にかかる表示装置が備える光センサの駆動信号と光センサからの出力との関係を示す波形図である。

[図6]図6は、本発明の一実施形態にかかる表示装置が備えるセンサ画素読み出し回路の構成を示す回路図である。

[図7]図7は、本発明の一実施形態にかかる表示装置が備える光センサの駆動信号とセンサ画素読み出し回路の出力との関係を示す波形図である。

[図8]図8は、本発明の一実施形態にかかる表示装置が備えるセンサカラムアンプの構成例を示す回路図である。

[図9]図9は、本発明の一実施形態にかかる表示装置が備える光センサの駆動信号とセンサカラム走査回路の信号との関係を示す波形図である。

[図10]図10は、本発明の一実施形態にかかる表示装置が備えるバッファアンプの構成例を示す回路図である。

[図11]図11は、図10に示したバッファアンプを用いる場合のセンサカラムアンプの構成例を示す回路図である。

発明を実施するための最良の形態

[0014] 以下、本発明の実施形態について、図面を参照しながら説明する。なお、本実施形態は、本発明にかかる表示装置を液晶表示装置として実施する場合の構成例を

示したものであるが、本発明にかかる表示装置は液晶表示装置に限定されず、アクティブマトリクス基板を用いる任意の表示装置に適用可能である。なお、本発明にかかる表示装置は、画像取り込み機能を有することにより、画面に近接する物体を検知して入力操作を行うタッチパネル付き表示装置や、表示機能と撮像機能とを具備した双方向通信用表示装置等としての利用が想定される。

[0015] また、以下で参照する各図は、説明の便宜上、本発明の実施形態の構成部材のうち、本発明を説明するために必要な主要部材のみを簡略化して示したものである。従って、本発明にかかる表示装置は、本明細書が参照する各図に示されていない任意の構成部材を備え得る。また、各図中の部材の寸法は、実際の構成部材の寸法および各部材の寸法比率等を忠実に表したものではない。

[0016] [第1の実施形態]

図1は、本発明の一実施形態にかかる液晶表示装置が備えるアクティブマトリクス基板100の概略構成を示すブロック図である。図1に示すように、アクティブマトリクス基板100は、ガラス基板上に、画素領域1、ディスプレイゲートドライバ2、ディスプレイソースドライバ3、センサカラム(column)ドライバ4、センサロウ(row)ドライバ5、バッファアンプ6、FPCコネクタ7を少なくとも備えている。また、FPCコネクタ7およびFPC(図示省略)を介して、画素領域1内の光センサ(後述)で取り込まれた画像信号を処理するための信号処理回路8が接続されている。

[0017] なお、アクティブマトリクス基板100上の上記の構成部材は、半導体プロセスによってガラス基板上にモノリシックに形成することも可能である。あるいは、上記の構成部材のうちのドライバ類を、例えばCOG(Chip On Glass)技術等によってガラス基板上に実装した構成としても良い。アクティブマトリクス基板100は、全面に対向電極が形成された対向基板(図示せず)と貼り合わされ、その間隙に液晶材料が封入される。

[0018] 画素領域1は、画像を表示するために、複数の画素が形成された領域である。本実施形態では、画素領域1における各画素内には、画像を取り込むための光センサが設けられている。図2は、アクティブマトリクス基板100の画素領域1における画素と光センサとの配置を示す等価回路図である。図2の例では、1つの画素が、R(赤)、G(

緑)、B(青)の3色の絵素によって形成され、この3絵素で構成される1つの画素内に、1つの光センサが設けられている。画素領域1は、M行×N列のマトリクス状に配置された画素と、同じくM行×N列のマトリクス状に配置された光センサとを有する。なお、上述のとおり、絵素数は、 $M \times 3N$ である。

[0019] このため、図2に示すように、画素領域1は、画素用の配線として、マトリクス状に配置されたゲート線GLおよびソース線COLを有している。ゲート線GLは、ディスプレイゲートドライバ2に接続されている。ソース線COLは、ディスプレイソースドライバ3に接続されている。なお、ゲート線GLは、画素領域1内にM行設けられている。以下、個々のゲート線GLを区別して説明する必要がある場合は、 GL_i ($i=1 \sim M$) のように表記する。一方、ソース線COLは、上述のとおり、1つの画素内の3絵素にそれぞれ画像データを供給するために、1画素につき3本ずつ設けられている。ソース線COLを個々に区別して説明する必要がある場合は、 COL_{rj} , COL_{gj} , COL_{bj} ($j=1 \sim N$) のように表記する。

[0020] ゲート線GLとソース線COLとの交点には、画素用のスイッチング素子として、薄膜トランジスタ(TFT)M1が設けられている。なお、図2では、赤色、緑色、青色のそれぞれの絵素に設けられている薄膜トランジスタM1を、 $M1_r$, $M1_g$, $M1_b$ と表記している。薄膜トランジスタM1のゲート電極はゲート線GLへ、ソース電極はソース線COLへ、ドレイン電極は図示しない画素電極へ、それぞれ接続されている。これにより、図2に示すように、薄膜トランジスタM1のドレイン電極と対向電極(VCOM)との間に液晶容量LCが形成される。また、液晶容量LCと並列に補助容量LSが形成されている。

[0021] 図2において、1本のゲート線 GL_i と1本のソース線 COL_{rj} との交点に接続された薄膜トランジスタ $M1_r$ によって駆動される絵素は、この絵素に対応するように赤色のカラーフィルタが設けられ、ソース線 COL_{rj} を介してディスプレイソースドライバ3から赤色の画像データが供給されることにより、赤色の絵素として機能する。また、ゲート線 GL_i とソース線 COL_{gj} との交点に接続された薄膜トランジスタ $M1_g$ によって駆動される絵素は、この絵素に対応するように緑色のカラーフィルタが設けられ、ソース線 COL_{gj} を介してディスプレイソースドライバ3から緑色の画像データが供給されることにより、

緑色の絵素として機能する。さらに、ゲート線GLiとソース線COLbjとの交点に接続された薄膜トランジスタM1bによって駆動される絵素は、この絵素に対応するように青色のカラーフィルタが設けられ、ソース線COLbjを介してディスプレイソースドライバ3から青色の画像データが供給されることにより、青色の絵素として機能する。

[0022] なお、図2の例では、光センサは、画素領域1において、1画素(3絵素)に1つの割合で設けられている。ただし、画素と光センサの配置割合は、この例のみに限定されず、任意である。例えば、1絵素につき1つの光センサが配置されていても良いし、複数画素に対して1つの光センサが配置された構成であっても良い。

[0023] 光センサは、図2に示すように、フォトダイオードD1、コンデンサC1、トランジスタM2～M4から構成される。図2の例では、ソース線COLiに平行に、センサカラムドライバ4から定電圧 V_{SS} 、 V_{DD} を光センサへ供給するための配線VSS、VDDが形成されている。また、同じくソース線COLに平行に、光センサ出力 V_{SOUT} を出力するための配線OUTが形成されている。配線OUTは、センサカラムドライバ4のセンサ画素読み出し回路41に接続されている。これらの配線VSS、VSD、OUTは、1列毎に設けられているので、以降、各配線を区別する必要がある場合は、VSSj、VSDj、OUTj(j=1～N)のように表記する。

[0024] また、光センサのトランジスタM4には、リセット信号を供給するための配線RSTが接続されている。トランジスタM3には、読み出し信号を供給するための配線RWSが接続されている。配線RST、RWSは、センサロウドライバ5に接続されている。これらの配線RST、RWSは1行毎に設けられているので、以降、各配線を区別する必要がある場合は、RSTi、RWSi(i=1～M)のように表記する。

[0025] センサカラムドライバ4は、図1に示すように、センサ画素読み出し回路41と、センサカラムアンプ42と、センサカラム走査回路43とを含む。センサ画素読み出し回路41には、画素領域1から光センサ出力 V_{SOUT} を出力する配線SOUTが接続されている。図1において、配線SOUTj(j=1～N)により出力される光センサ出力を、 V_{SOUTj} と表記している。センサ画素読み出し回路41は、光センサ出力 V_{SOUTj} のピークホールド電圧 V_{sj} を、センサカラムアンプ42へ出力する。センサカラムアンプ42は、画素領域1のN列の光センサにそれぞれ対応するN個のカラムアンプを内蔵しており、個々

のカラムアンプでピークホールド電圧 V_{sj} ($j=1\sim N$)を増幅し、 V_{COUT} としてバッファアンプ6へ出力する。センサカラム走査回路43は、センサカラムアンプ42のカラムアンプをバッファアンプ6への出力へ順次接続するために、カラムセレクト信号 CS_j ($j=1\sim N$)を、センサカラムアンプ42へ出力する。

[0026] ここで、センサロウドライバ5の内部構成の一例について、図3を参照しながら説明する。図3に示す構成にかかるセンサロウドライバ5は、シフトレジスタからなるセンサロウ走査回路52と、センサロウレベルシフタ51とを備えている。センサロウ走査回路52は、所定の時間間隔 t_{row} により、図2に示した配線 RST_i 、 RWS_i を順次選択していく。これにより、画素領域1において信号電荷を読み出すべき光センサの行(row)が順次選択される。

[0027] ここで、画素領域1からの光センサ出力の読み出しについて、図4～図7を参照しながら説明する。図4および図5に示すように、光センサは、リセット信号 RST がトランジスタ $M4$ へ印加されたときの初期電圧 V_{INT} から、フォトダイオード $D1$ における受光量に応じて電圧が徐々に低下し、読み出し信号 RWS がONになったときに、光センサ出力 V_{SOUT} が読み出される。なお、図4に示すトランジスタ $M5$ は、各列の最後に設けられている。

[0028] 図6に示すように、読み出し信号 RWS がON(ハイレベル)になったとき、トランジスタ $M3$ が導通することにより、トランジスタ $M2$ 、 $M5$ によりソースフォロアアンプが形成され、光センサ出力 V_{SOUT} がサンプルキャパシタ C_{SAM} に蓄積される。読み出し信号 RWS がOFF(ローレベル)になった後も、その行の選択期間(t_{row})中、センサ画素読み出し回路41からの出力電圧 V_s は、図7に示すように、光センサ出力 V_{SOUT} のピーク値と等しいレベルに保持される。

[0029] 次に、センサカラムアンプ42の動作について、図8および図9を参照しながら説明する。センサカラムアンプ42には、図8に示すように、センサ画素読み出し回路41から、各列の出力電圧 V_{sj} ($j=1\sim N$)が、 N 個のカラムアンプへ入力される。図8に示すように、出力電圧 V_{sj} が入力される1つのカラムアンプは、トランジスタ $M6$ 、 $M7$ から構成されている。センサカラム走査回路43によって生成されるカラムセレクト信号 CS_j が、図9に示すように、1つの行の選択期間(t_{row})中に、 N 列のカラムのそれぞれに対し

て順次ONとなることにより、センサカラムアンプ42中のN個のカラムアンプのうちいずれか1つのみのトランジスタM6がONとなり、そのトランジスタM6を介して、各列の出力電圧 V_{sj} ($j=1\sim N$)のいずれかのみが、センサカラムアンプ42からの出力 V_{COUT} としてバッファアンプ6へ出力される。

[0030] ただし、図8に示すように、センサカラムアンプ42において、トランジスタM6とバッファアンプへの出力端との間に、カラムソースフォロアバイアストランジスタM8が接続されている。カラムソースフォロアバイアストランジスタM8は、バッファアンプ6の近傍に、全カラム(列)に共通に設けられている。トランジスタM6, M7, M8は、ソースフォロアアンプを構成する。また、センサカラムアンプ42内には、カラムソースフォロアバイアストランジスタM8への供給電圧をスタンバイ信号STBに従って切り替えるスタンバイ切替回路が設けられている。このスタンバイ切替回路は、スタンバイ信号STBに従うスイッチの切替によって、スタンバイ信号STBがハイレベル(スタンバイON)の場合はカラムソースフォロアバイアストランジスタM8のゲートへ定電圧 V_{DDA} を印加し、スタンバイ信号STBがローレベル(スタンバイOFF)の場合はカラムソースフォロアバイアストランジスタM8のゲートへバイアス電圧 V_{B1} を印加するように構成されている。

[0031] スタンバイモードの場合、スタンバイ信号STBがハイレベルにセットされることにより、スイッチS1が閉じ、スイッチS2が開く。このとき、カラムソースフォロアバイアストランジスタM8のゲートへ定電圧 V_{DDA} が印加されるので、カラムソースフォロアバイアストランジスタM8はオフになる。カラムソースフォロアバイアストランジスタM8がオフになると、センサカラムアンプ42中を電流が流れないので、電力消費は発生しない。一方、非スタンバイモードでは、スタンバイ信号STBがローレベルにセットされることにより、スイッチS1が開き、スイッチS2が閉じる。このとき、参照バイアス電圧 V_{B1} が、カラムソースフォロアバイアストランジスタM8のゲートへ印加される。これにより、センサカラムアンプ42は非スタンバイモードで動作し、バッファアンプ6へ V_{COUT} を出力する。バッファアンプ6は、センサカラムアンプ42から出力された V_{COUT} をさらに増幅し、 V_{OUT} として信号処理回路8へ出力する。以上のとおり、スタンバイ信号STBをハイレベルにセットすることにより、センサカラムアンプ42における消費電力を低減することができる。

[0032] 信号処理回路8では、 V_{OUT} として出力される光センサ画像を取得し、スタンバイ信号STBの切り替え制御を行う。すなわち、画素領域1には、 $M \times N$ 個の光センサが存在するので、これらの光センサから、 $M \times N$ 個のセンサ画素値が V_{OUT} から得られる。信号処理回路8は、 $M \times N$ 個の V_{OUT} をそれぞれAD変換し、得られたセンサ画素値を所定の閾値と比較し、閾値を越えたセンサ画素値の数が所定の数を超えない場合は、表示装置の画面の近傍に物体がないと判断し、消費電力を低減するために、スタンバイ信号STBをハイレベル(スタンバイON)に維持する。一方、閾値を越えたセンサ画素値の数が所定の数を超えた場合は、表示装置の画面に何らかの物体が近接したものと判断し、より高解像度で物体画像を取得するために、信号処理回路8は、スタンバイ信号STBをローレベル(スタンバイOFF)に切り替える。なお、スタンバイ信号STBの切り替えは、この例に限らず、これ以外の種々の基準で切り替えを行うように構成し得る。

[0033] [第2の実施形態]

上述の第1の実施形態として、センサカラムアンプ42内にスタンバイ切替回路が設けられた構成を例示した。これに対して、第2の実施形態にかかる表示装置は、図10に示すように、センサカラムアンプ42の代わりにセンサカラムアンプ42aを備えると共に、バッファアンプ6の代わりにスタンバイ切替回路を有するバッファアンプ6aを備えた構成である。なお、図11に示すように、センサカラムアンプ42aは、スタンバイ切替回路を有しない点において、第1の実施形態のセンサカラムアンプ42と異なっている。

[0034] 図10に示すように、バッファアンプ6には、スタンバイ信号STBがハイレベル(スタンバイON)の場合にバイアストランジスタM11, M9へ定電圧 V_{SSA} を供給し、スタンバイ信号STBがローレベル(スタンバイOFF)の場合にバイアストランジスタM11, M9へ参照バイアス電圧 V_{B2} を供給するようスイッチングするスタンバイ切替回路が設けられている。

[0035] スタンバイモードの場合、スタンバイ信号STBがハイレベルにセットされることにより、スイッチS3が閉じ、スイッチS4が開く。このとき、バイアストランジスタM11, M9のゲートへ定電圧 V_{SSA} が印加され、バイアストランジスタM11, M9はオフになる。バイ

アストランジスタM11, M9がオフになると、バッファアンプ6a中を電流が流れないので、電力消費は発生しない。一方、非スタンバイモードでは、スタンバイ信号STBがローレベルにセットされることにより、スイッチS3が開き、スイッチS4が閉じる。このとき、参照バイアス電圧 V_{B2} が、バイアストランジスタM11, M9のゲートへ印加される。これにより、バッファアンプ6aは非スタンバイモードで動作し、信号処理回路8へ V_{OUT} を出力する。以上のとおり、スタンバイ信号STBをハイレベルにセットすることにより、バッファアンプ6aにおける消費電力を低減することができる。

[0036] なお、上記の第1または第2の実施形態において、センサカラム走査回路43が、光センサの列を1列ずつ走査するようにしても良いし、光センサの列をインタレース走査する構成としても良い。また、センサカラム走査回路43が、例えば4相等の多相駆動走査回路として形成されていても良い。

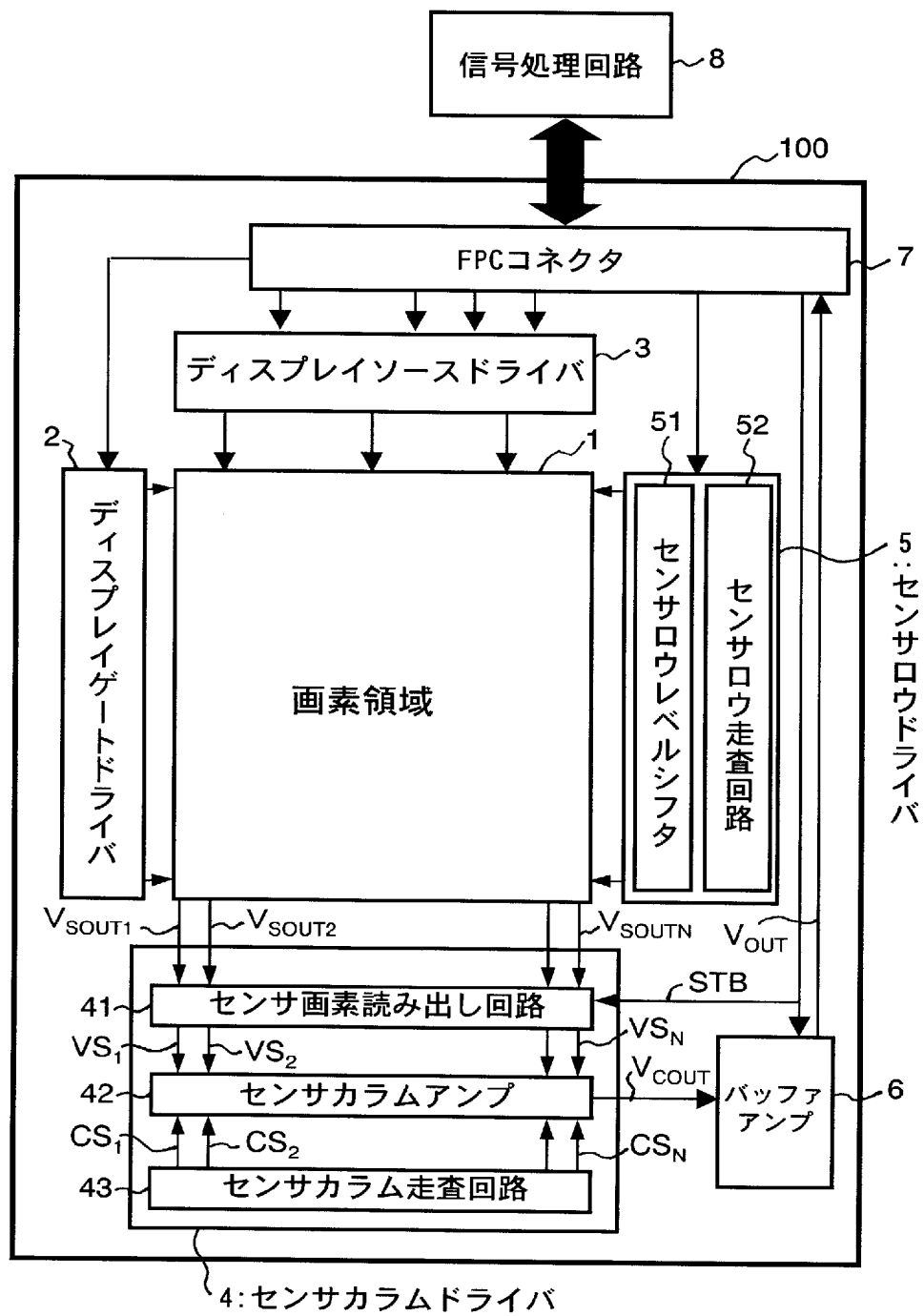
産業上の利用可能性

[0037] 本発明は、光センサを画素内に有する画像取り込み機能付きの表示装置であって、特に、消費電力を抑制しつつ画像取り込みが可能な表示装置として、産業上利用可能である。

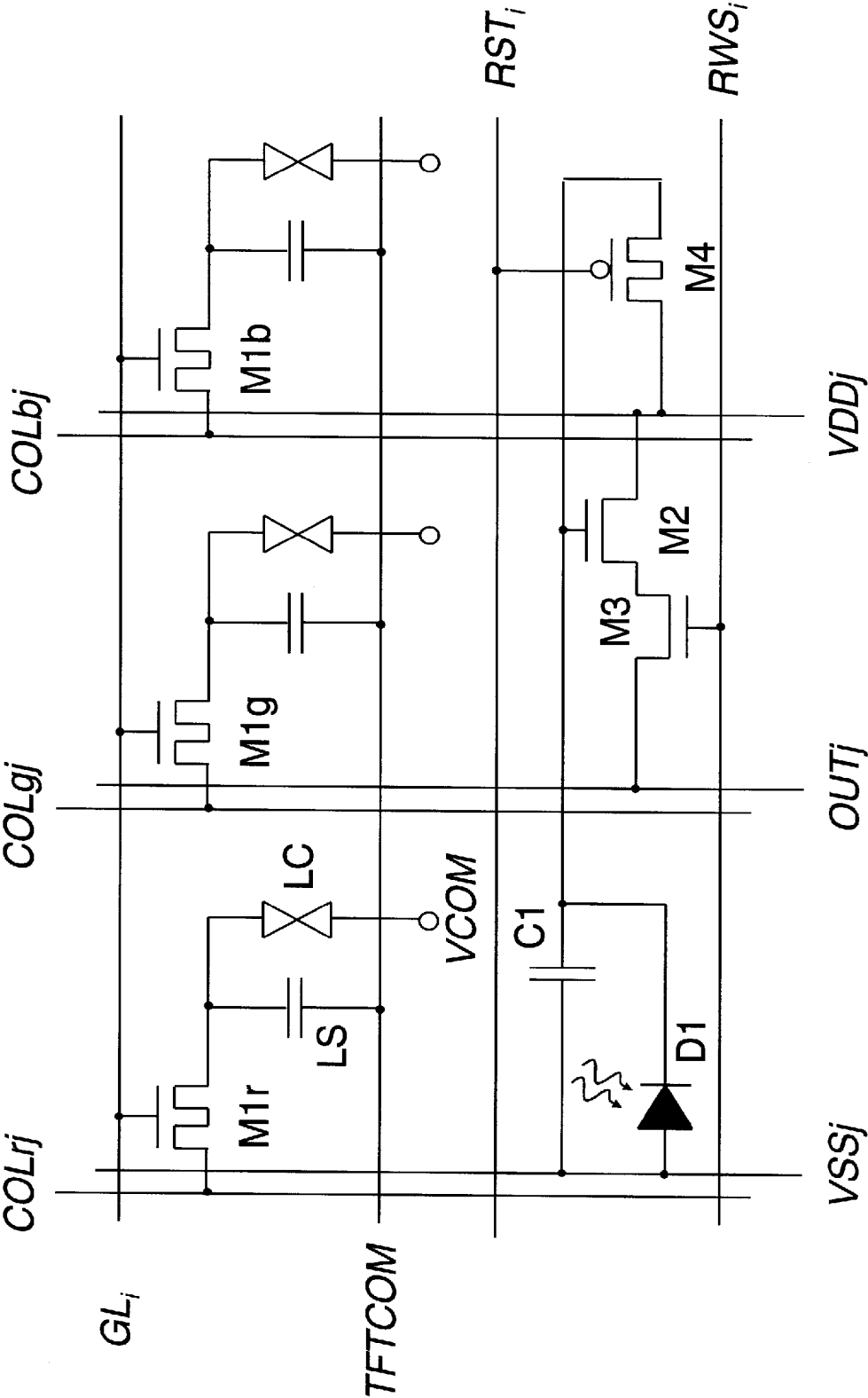
請求の範囲

- [1] アクティブマトリクス基板を備えた表示装置であって、
前記アクティブマトリクス基板の画素領域に設けられた光センサと、
前記光センサの配置に応じてマトリクス状に設けられたセンサ配線と、
前記センサ配線に接続され、前記光センサを1行ずつ選択するセンサロウドライバと、
前記センサロウドライバにより選択された行の光センサから信号電荷を読み出すセンサ画素読み出し回路と、
前記光センサの各列に対応する数のアンプを備え、前記信号電荷に応じたセンサ出力電圧を生成するセンサカラムアンプと、
前記センサ画素読み出し回路で読み出された信号電荷を、1列ずつ選択して前記センサカラムアンプへ出力させるセンサカラム走査回路と、
前記センサカラムアンプの後段に設けられたバッファアンプとを備え、
前記センサカラムアンプまたは前記バッファアンプに、スタンバイ信号に従って当該アンプの後段への出力を抑制するスタンバイ切替回路を備えた表示装置。
- [2] 前記センサカラムアンプがバイアストランジスタを含み、
前記スタンバイ切替回路が、前記バイアストランジスタのゲートへの供給電圧を切り替える、請求項1に記載の表示装置。
- [3] 前記バッファアンプがバイアストランジスタを含み、
前記スタンバイ切替回路が、前記バイアストランジスタのゲートへの供給電圧を切り替える、請求項1に記載の表示装置。
- [4] 前記センサカラム走査回路が、前記光センサの列をインタレース走査する、請求項1～3のいずれか一項に記載の表示装置。
- [5] 前記センサカラム走査回路が、前記光センサの列を多相駆動する、請求項1～4のいずれか一項に記載の表示装置。
- [6] 前記アクティブマトリクス基板に対向する対向基板と、
前記アクティブマトリクス基板と対向基板との間に挟持された液晶とをさらに備えた、請求項1～5のいずれか一項に記載の表示装置。

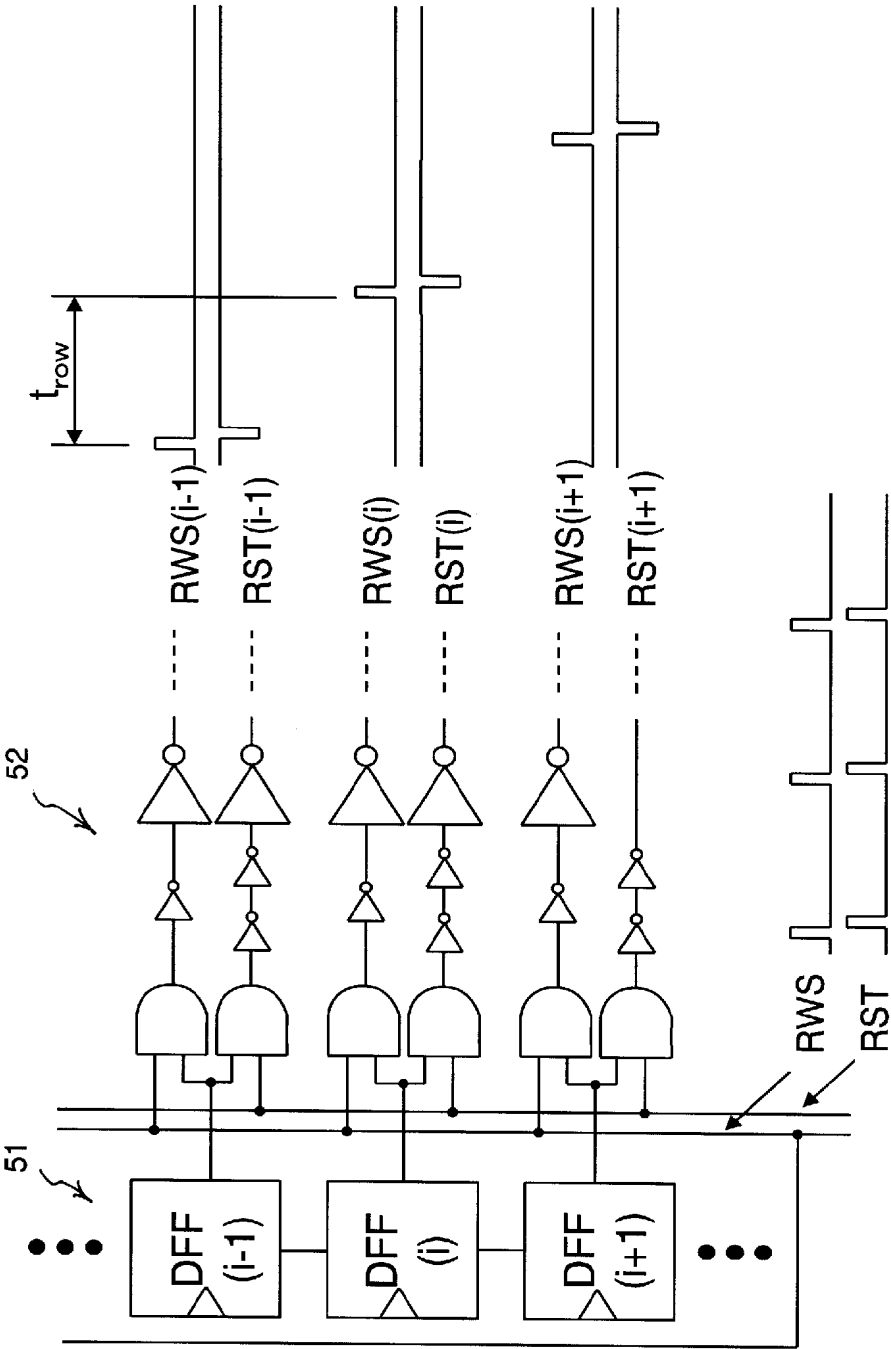
[図1]



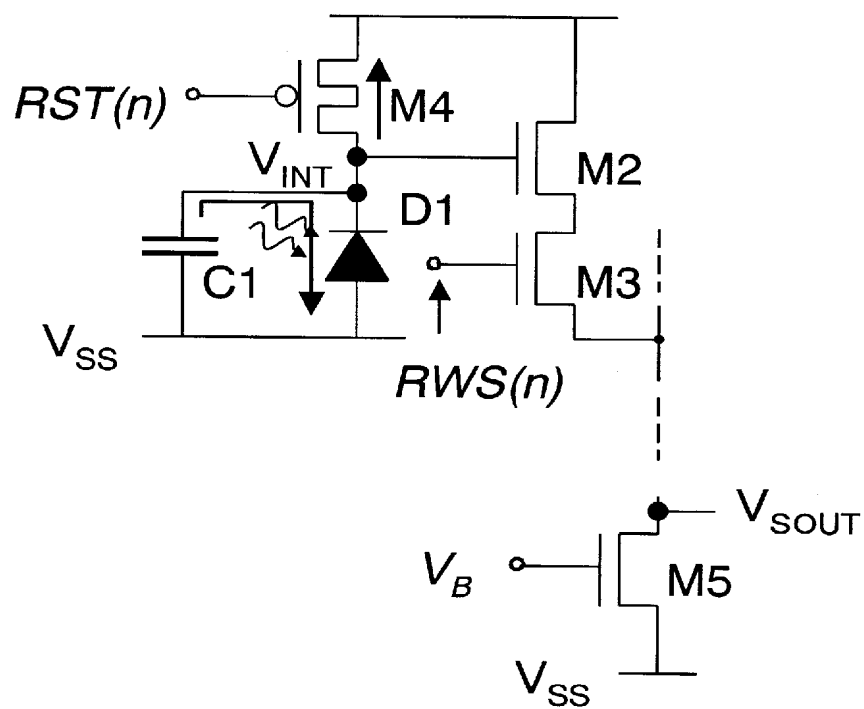
[図2]



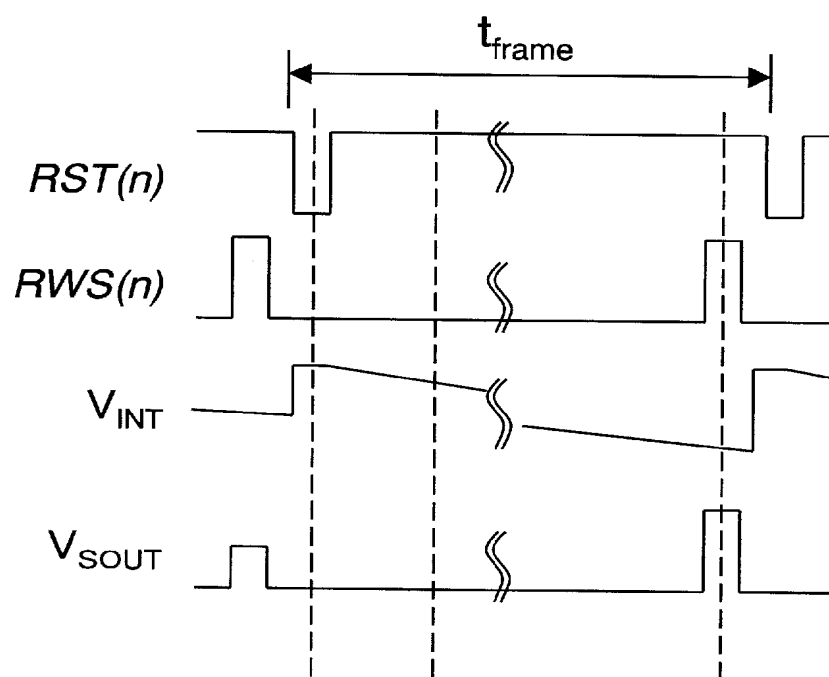
[図3]



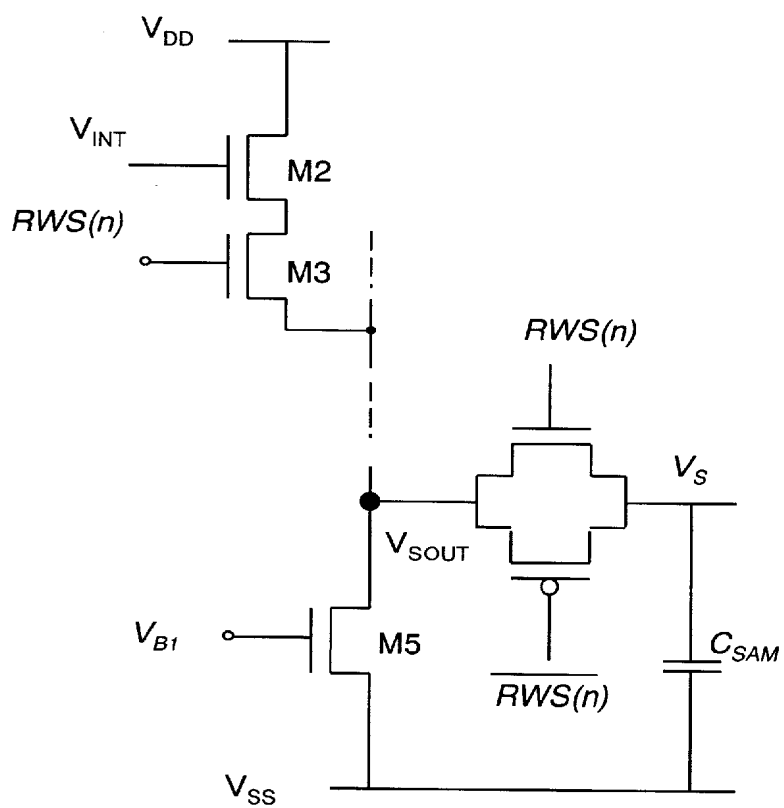
[図4]



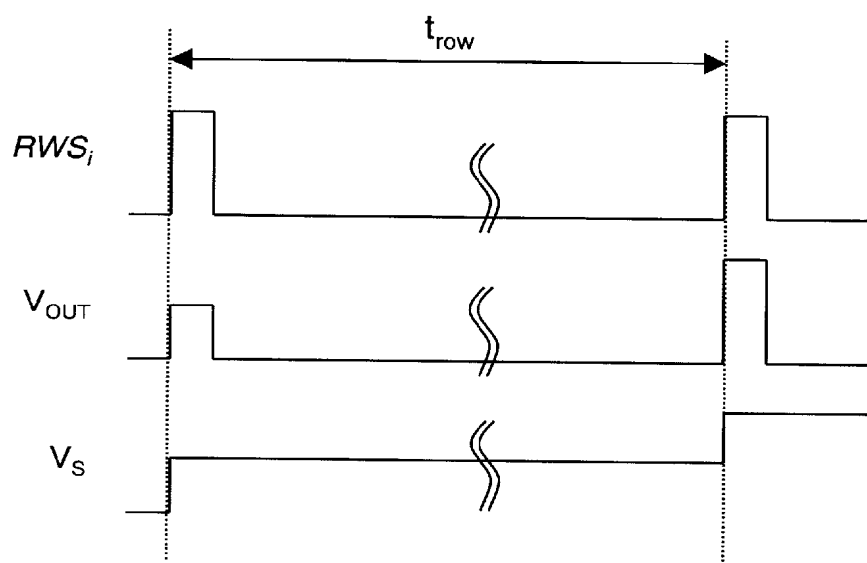
[図5]



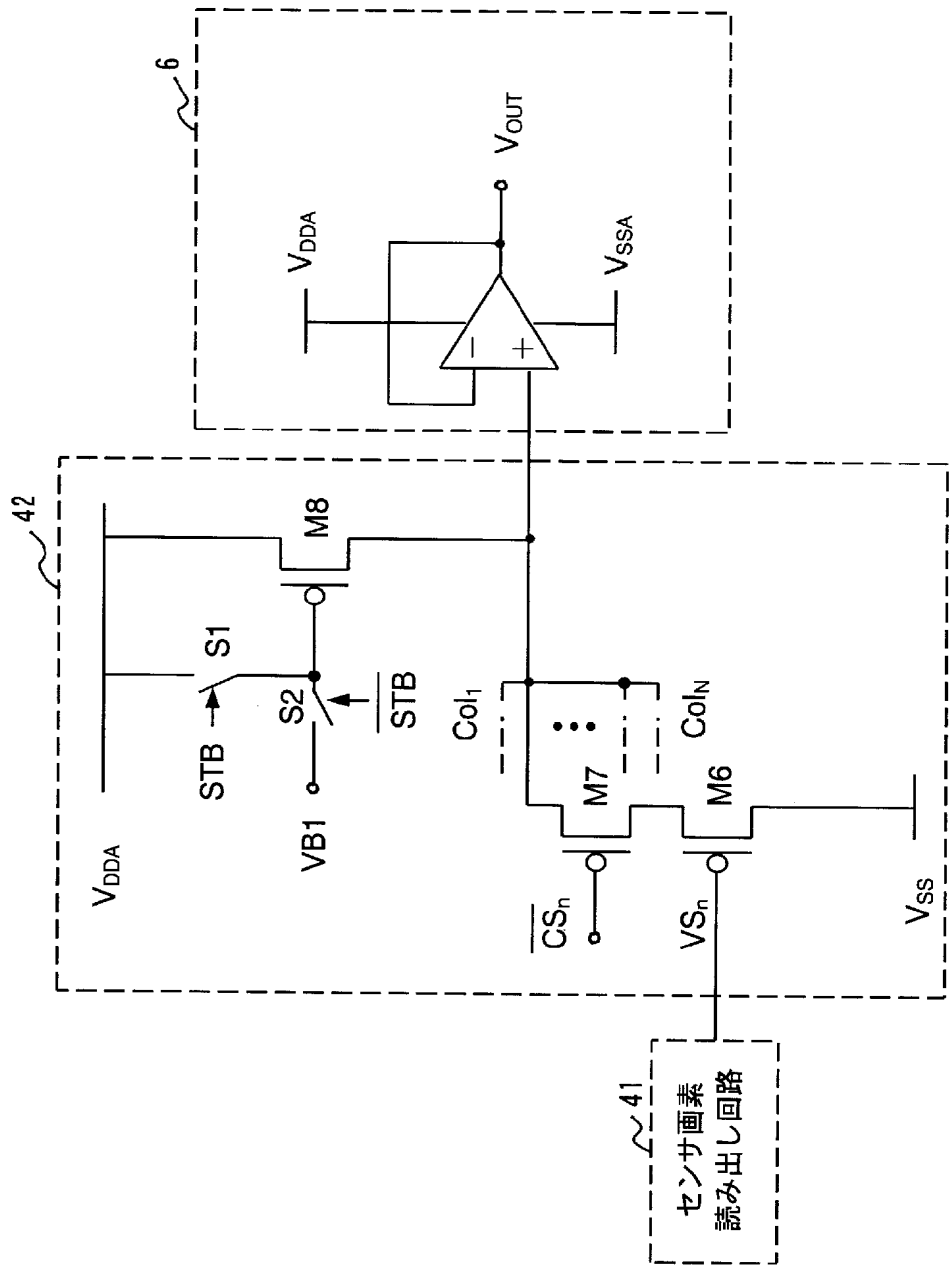
[図6]



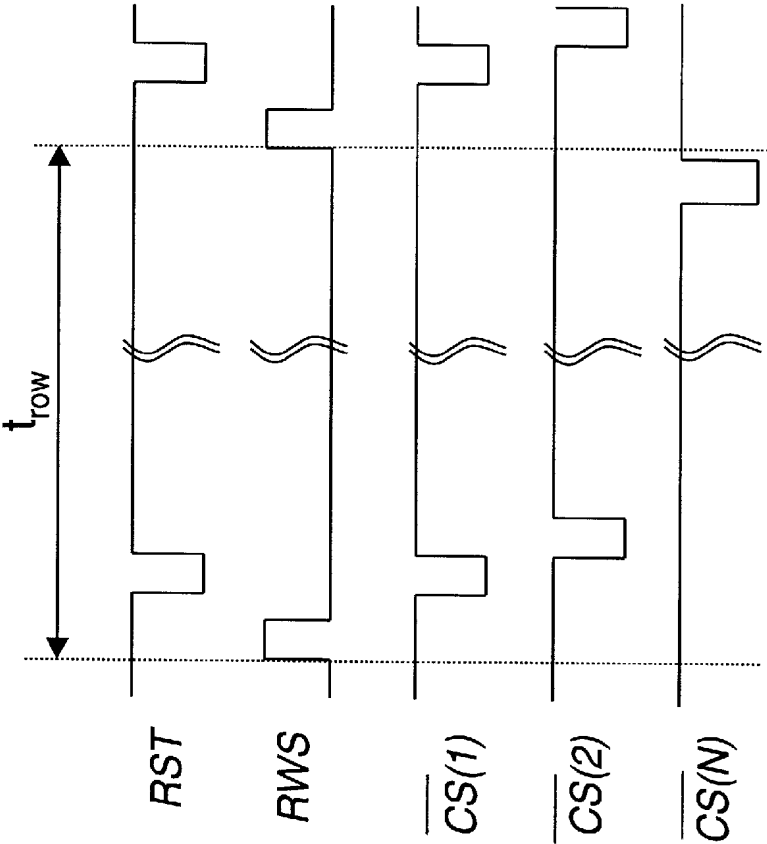
[図7]



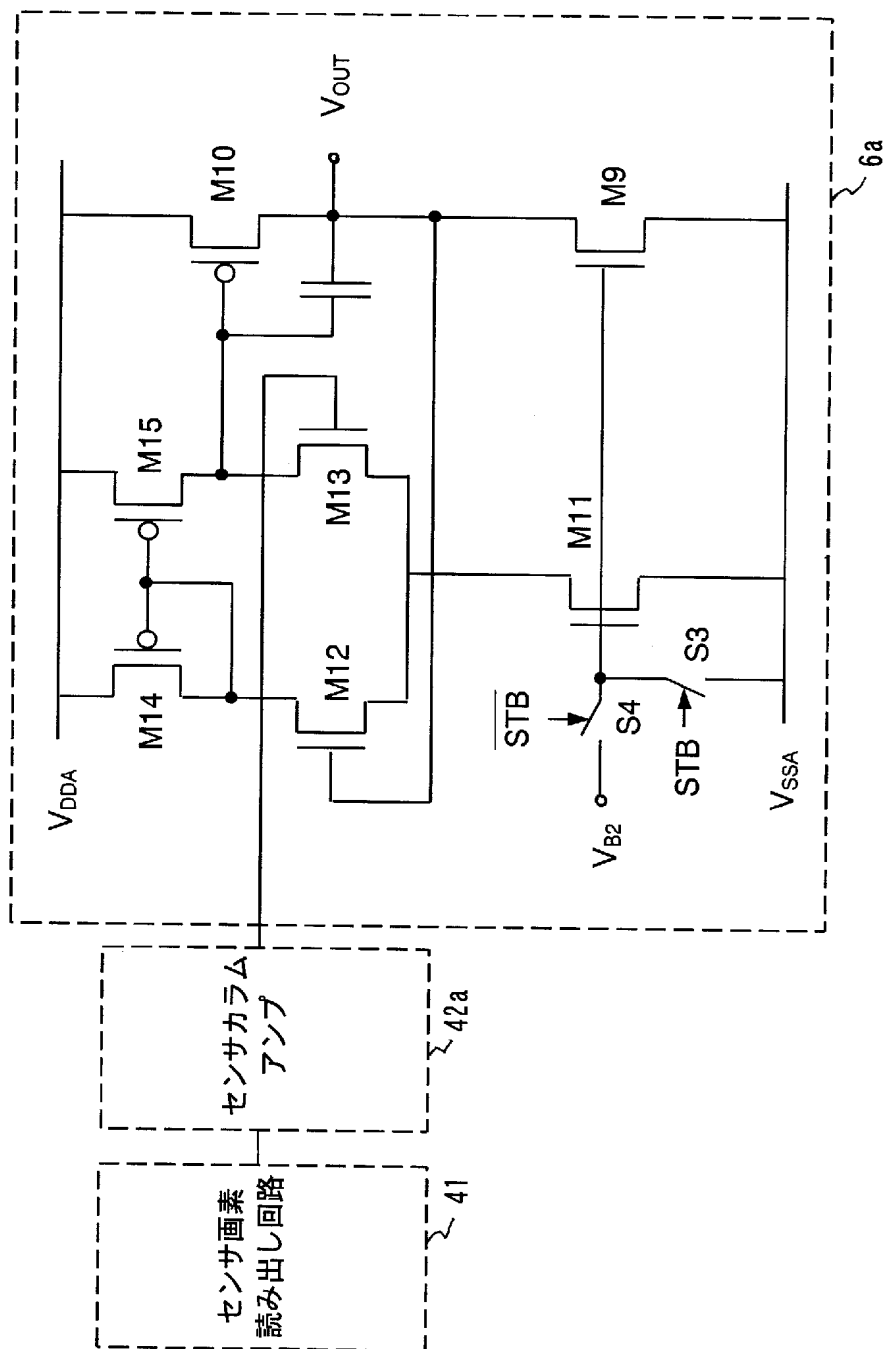
[図8]



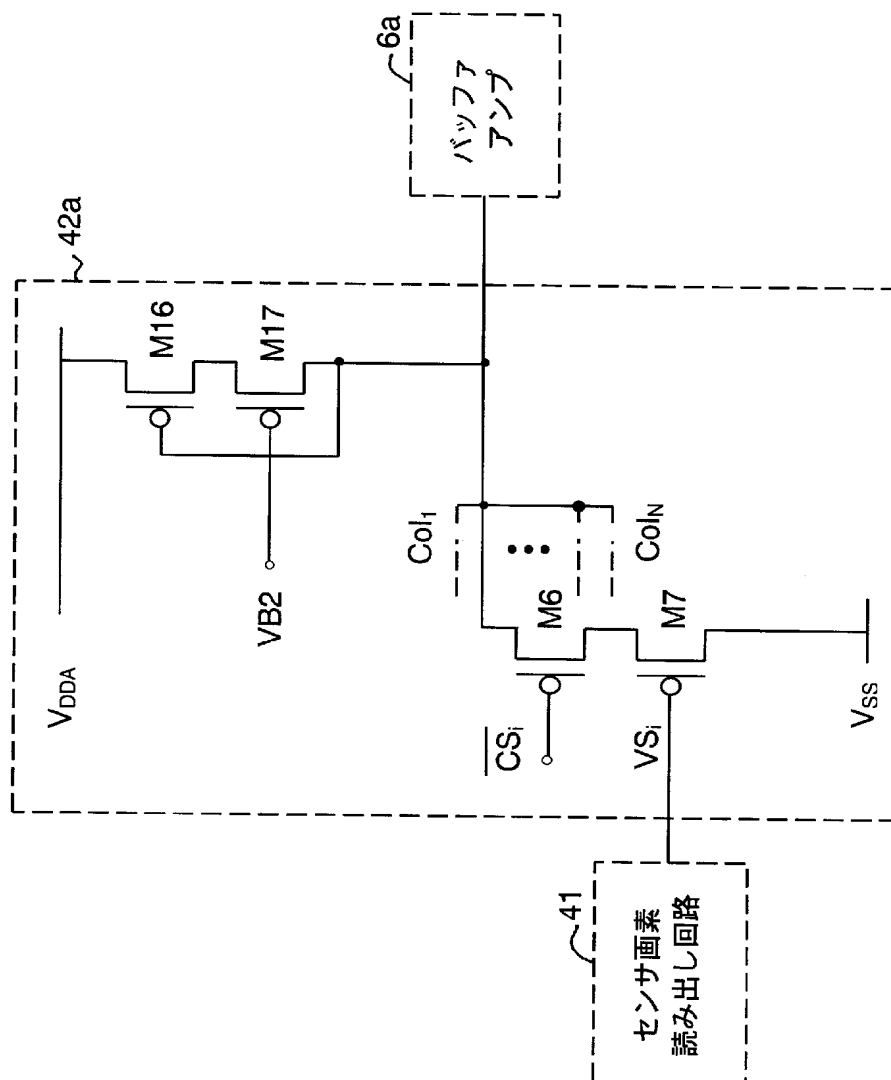
[図9]



[図10]



[図11]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2007/069857

A. CLASSIFICATION OF SUBJECT MATTER <i>G02F1/13(2006.01)i, G02F1/133(2006.01)i, G02F1/1368(2006.01)i, G06F3/041(2006.01)i, G09F9/00(2006.01)i, G09G3/20(2006.01)i, G09G3/36(2006.01)i, H04N1/028(2006.01)i, H04N5/335(2006.01)i</i> According to International Patent Classification (IPC) or to both national classification and IPC										
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) <i>G02F1/13, G02F1/133, G02F1/1368, G06F3/041, G09F9/00, G09G3/20, G09G3/36, H04N1/028, H04N5/335</i>										
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched <table border="0"> <tr> <td>Jitsuyo Shinan Koho</td> <td>1922-1996</td> <td>Jitsuyo Shinan Toroku Koho</td> <td>1996-2007</td> </tr> <tr> <td>Kokai Jitsuyo Shinan Koho</td> <td>1971-2007</td> <td>Toroku Jitsuyo Shinan Koho</td> <td>1994-2007</td> </tr> </table>			Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2007	Kokai Jitsuyo Shinan Koho	1971-2007	Toroku Jitsuyo Shinan Koho	1994-2007
Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2007							
Kokai Jitsuyo Shinan Koho	1971-2007	Toroku Jitsuyo Shinan Koho	1994-2007							
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)										
C. DOCUMENTS CONSIDERED TO BE RELEVANT										
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.								
A	JP 11-006991 A (Matsushita Electric Industrial Co., Ltd.), 12 January, 1999 (12.01.99), Full text; all drawings & US 6243069 B1 & EP 0915367 A1 & WO 1998/048322 A1 & CN 1224511 A1	1-6								
A	JP 11-125841 A (Semiconductor Energy Laboratory Co., Ltd.), 11 May, 1999 (11.05.99), Full text; all drawings & US 6243155 B1	1-6								
A	JP 2002-051263 A (Sony Corp.), 15 February, 2002 (15.02.02), Full text; all drawings & US 2002/0032545 A1 & EP 1178674 A1	1-6								
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.										
<table border="0"> <tr> <td> * Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed </td> <td> "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family </td> </tr> </table>			* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family						
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family									
Date of the actual completion of the international search 15 November, 2007 (15.11.07)		Date of mailing of the international search report 27 November, 2007 (27.11.07)								
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer								
Facsimile No.		Telephone No.								

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2007/069857

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2004-045636 A (Sharp Corp.), 12 February, 2004 (12.02.04), Full text; all drawings & US 2005/0253790 A1 & WO 2004/008736 A1 & CN 1669296 A	1-6
A	JP 2005-295399 A (SMK Corp.), 20 October, 2005 (20.10.05), Full text; all drawings (Family: none)	1-6

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. G02F1/13(2006.01)i, G02F1/133(2006.01)i, G02F1/1368(2006.01)i, G06F3/041(2006.01)i,
G09F9/00(2006.01)i, G09G3/20(2006.01)i, G09G3/36(2006.01)i, H04N1/028(2006.01)i,
H04N5/335(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. G02F1/13, G02F1/133, G02F1/1368, G06F3/041, G09F9/00, G09G3/20, G09G3/36, H04N1/028, H04N5/335

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 7 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 7 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 7 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 11-006991 A (松下電器産業株式会社) 1999.01.12, 全文、全図 & US 6243069 B1 & EP 0915367 A1 & WO 1998/048322 A1 & CN 1224511 A1	1-6
A	JP 11-125841 A (株式会社半導体エネルギー研究所) 1999.05.11, 全 文、全図 & US 6243155 B1	1-6
A	JP 2002-051263 A (ソニー株式会社) 2002.02.15, 全文、全図 & US 2002/0032545 A1 & EP 1178674 A1	1-6

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

1 5 . 1 1 . 2 0 0 7

国際調査報告の発送日

2 7 . 1 1 . 2 0 0 7

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官 (権限のある職員)

福田 知喜

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 5 5

2 L

3 7 0 3

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2004-045636 A (シャープ株式会社) 2004. 02. 12, 全文、全図 & US 2005/0253790 A1 & WO 2004/008736 A1 & CN 1669296 A	1-6
A	JP 2005-295399 A (SMK株式会社) 2005. 10. 20, 全文、全図 (ファミリーなし)	1-6